

AN13291

基于 RT1060EVKB 和 CS42448 Audio Card 的 FLAC7.1 环绕声实现与音频质量分析

版本 0 — 2021 年 6 月 10 日

应用笔记

1 介绍

i.MX RT 系列 MCU 是业内第一款跨界处理器，i.MX RT1060 作为边缘计算平台的一部分，内核采用 Arm®Cortex®-M7，主频能达 600MHz，非常适合各种高性能应用场景的实现。

CS42448 Audio Card 是可以直接连接到 RT1060 EVKB 板子上的音频扩展卡，方便客户在 RT1060 EVKB 板子上支持更复杂的音频应用。

i.MX RT1060 提供了丰富的音频接口，包括 SAI-1，SAI-2，SAI-3，SPDIF 和 MQS。本应用笔记介绍了基于 RT1060 EVKB 板子，实现 Flac7.1 的解码，接着利用 CS42448 Audio Card，通过 SAI-1 接口以 TDM 模式实现 8 个通道的音频播放。此外，本应用笔记还介绍了如何使用 APx525 来测量 CS42448 Audio Card 的音频质量。

2 FLAC 简介

Free Lossless Audio Codec (FLAC) 是一种类似于 MP3 的音频格式，但无损，这意味着 FLAC 中的音频被压缩而没有任何质量损失，有以下几个特点：

- FLAC 源代码在开放源代码许可下可用。
- FLAC 是第一种真正开放和免费的无损音频格式。
- FLAC 虽然是压缩算法，但没有数据丢失。

经过 Flac7.1 解码后的音频数据含有 8 个通道，这些数据会被发送到 8 个扬声器进行播放。通过优化这 8 个扬声器的位置就能产生身临其境的效果。表 1 显示了经过 Flac 解码后的八个声道音频流的具体分配。

表 1. FLAC7.1 通道分配

Front Left	Front Right
Front Center	LFE
Back Left	Back Right
Side Left	Side Right

3 实现方法

如图 1 和图 2 所示，参考 7.1 环绕声标准放置了八个扬声器以获得更好的 7.1 环绕声效果，本章节会介绍具体的实现方法。

目录

1	介绍.....	1
2	FLAC 简介.....	1
3	实现方法.....	1
3.1	系统架构.....	2
3.2	CS42448 Codec 配置.....	3
3.3	FLAC 解码流程.....	4
4	音频质量分析.....	5
4.1	Audio Card DAC 测试.....	6
4.2	Audio Card ADC 测试.....	8
5	总结.....	10
6	参考.....	10
7	修订记录.....	10





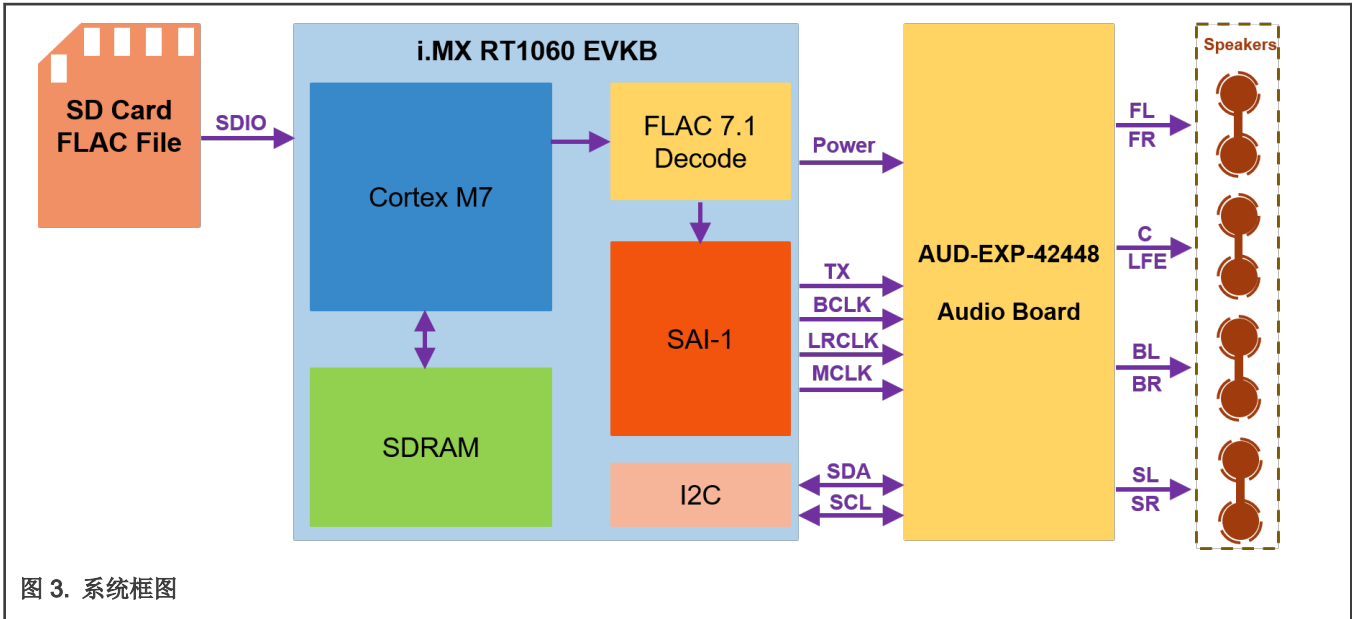
图 1. 现场演示



图 2. RT1060 EVKB 和 Audio Card 连接

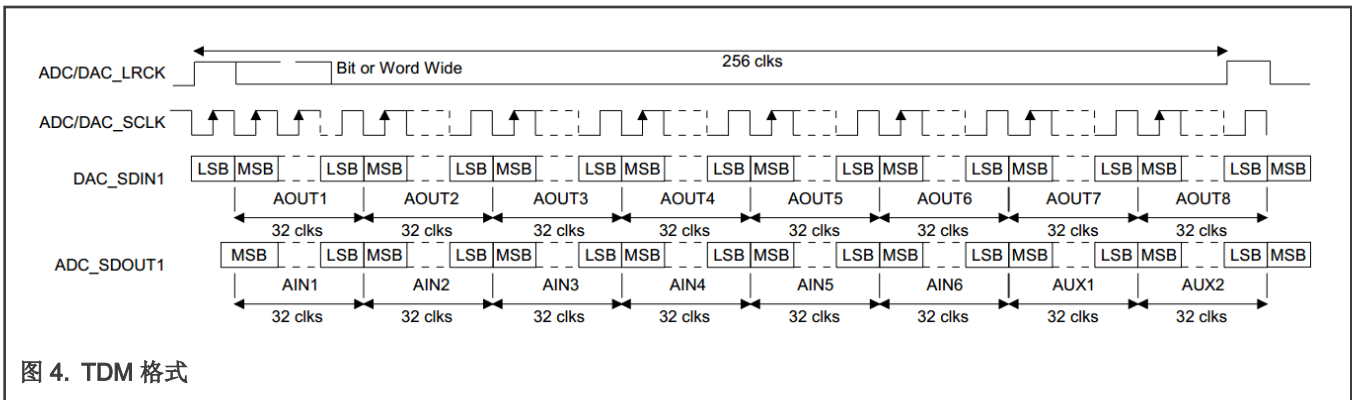
3.1 系统架构

图 3 是整个 Flac7.1 环绕声用例的系统架构，从图 3 可以看到 RT1060 通过 SDIO 接口从 SD 卡读取 FLAC 格式的音频文件，该音频文件是 7.1 环绕声。接着 RT1060 对其进行解码，解码完成后，RT1060 利用 SAI-1 接口将 8 声道的音频数据以 TDM 模式发送给 Audio Card。Audio Card 板载 CS42888 codec，这颗 codec 芯片最多支持同时有 6 个声道的输入和 8 个声道的输出，因此 SAI-1 将 8 声道的音频数字信号发送到 CS42888 codec 后，CS42888 会把 8 个声道的音频数字信号转换为 8 个声道的模拟信号，然后再发送到 8 个扬声器进行播放。



3.2 CS42448 Codec 配置

CS42448 是高度集成的 24 位音频编解码器，包含具备 delta-sigma 技术的 6 个模数转换器 (ADC) 和 8 个数模转换器 (DAC)，8 个 DAC 通道均提供数字音量控制，并可以使用差分或单端输出进行操作。CS42888 的 DAC 串行端口支持 I2S/TDM 音频数字接口格式，位深度从 16 到 24 不等，允许时分复用 (TDM) 接口格式的 DAC 通道多达 8 个。CS42448 支持的 TDM 时序图如图 4 所示。



在 DAC_LRCK 上升沿之后的第二个 DAC_SCLK 上升沿，首先接收 TDM 数据的最高有效位 (MSB)。所有数据在 DAC_SCLK 的上升沿有效，在 DAC_SCLK 的下降沿发送。从图 4 可以注意到，CS42448 在 TDM 模式下要求每一通道的 PCM 数据占 32 个时钟周期，也就是 32bit 的位宽，并且 DAC_SCLK 必须是 PCM 数据采样频率的 8 倍。因此在配置 I2S 的时候需要遵从这几个注意事项。

CS42448 codec 配置代码如下所示:

Example 1

```
cs42448_config_t cs42888Config = {
    .DACMode      = kCS42888_ModeSlave,
    .ADCMode      = kCS42888_ModeSlave,
    .reset        = BORAD_CodecReset,
    .master       = false,
    .i2cConfig    = {.codecI2CInstance = DEMO_I2C_INSTANCE, .codecI2CSourceClock =
BOARD_CODEC_I2C_CLOCK_FREQ},
```

```
.format      = {.mclk_HZ = 24576000U, .sampleRate = 48000U, .bitWidth = 24U},
.bus         = kCS42888_BusTDM,
.slaveAddress = CS42888_I2C_ADDR,
};
```

3.3 FLAC 解码流程

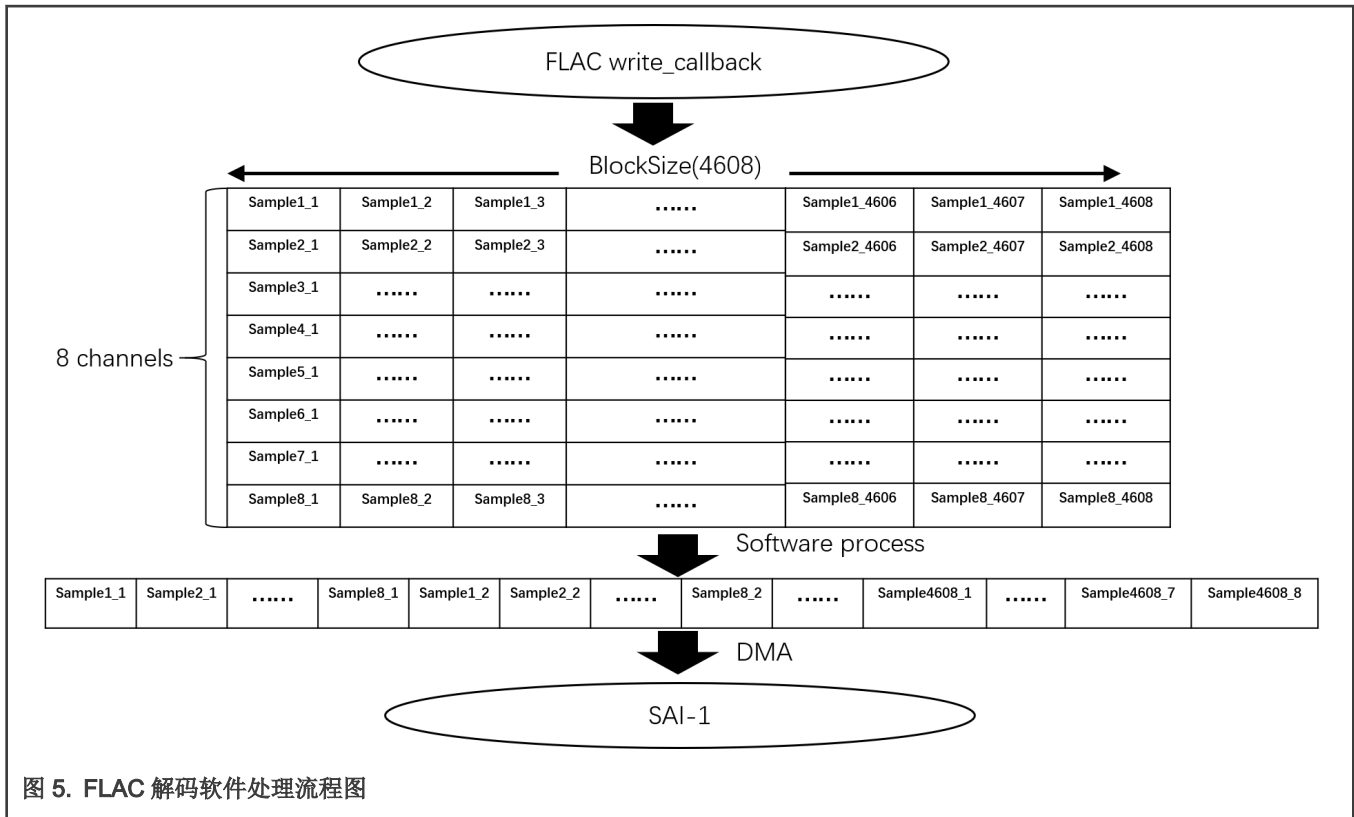
在本应用中 FLAC 解码流程主要包括以下几个步骤：

1. 创建一个新的 Decoder。
2. 对 Decoder 做 MD5。
3. 初始化，读取 FLAC 文件。
4. FLAC 开始解码。
5. 删除 Decoder。

Example 2

```
static void DEMO_FlacDecode(void)
{
    static FLAC__bool ok = true;
    static FLAC__StreamDecoderInitStatus init_status;
    /* Create a new decoder. */
    if((g_decoder = FLAC__stream_decoder_new()) == NULL)
    {
        flac_printf("ERROR: allocating decoder.\r\n");
        assert(false);
    }
    (void)FLAC__stream_decoder_set_md5_checking(g_decoder, true);
    init_status = FLAC__stream_decoder_init_file(g_decoder, fileName, write_callback,
    metadata_callback, error_callback, &s_fileObject);
    if(init_status != FLAC__STREAM_DECODER_INIT_STATUS_OK)
    {
        flac_printf("ERROR: initializing decoder: %s\n",
    FLAC__StreamDecoderInitStatusString[init_status]);
        ok = false;
    }
    if(ok) {
        ok = FLAC__stream_decoder_process_until_end_of_stream(g_decoder);
        flac_printf("decoding: %s\r\n", ok? "succeeded" : "FAILED");
        flac_printf("    state: %s\r\n",
    FLAC__StreamDecoderStateString[FLAC__stream_decoder_get_state(g_decoder)]);
    }
    FLAC__stream_decoder_delete(g_decoder);
}
```

以 8 通道的 FLAC 解码为例，以 `blocksize` 为单位触发一个 `write_callback`。在本应用中，一个 `blocksize` 包含 8 个通道的音频数据流，每个通道的音频数据流包含 4608 个 `samples`，每个 `samples` 包含 4bytes 的数据。在 `write_callback` 中用户需要将这些数据做具体的转换，即可处理成推送给 SAI-1 所需要的数据，具体的软件处理流程图如图 5 所示。



4 音频质量分析

CS42448 Audio Card 的系统框图如图 6 所示，能够支持 8 个声道 (DAC) 音频数据的输出，和 6 个声道音频数据的输入 (ADC)。为了了解经过 Audio Card 处理过后的音频信号质量是否满足应用要求，需要围绕 6 大测试项对 Audio Card 进行测试，分别为：Level&Gain (幅度和增益)，THD+N (总谐波失真及噪声)，Frequency Response (频率响应)，Signal to Noise (信噪比)，串扰 (Crosstalk)，通道间相位 (Inter-channel Phase)。此外，为了对 Audio Card 进行音频质量测试，还需要借助专业的音频质量分析仪 APx525，其包括以下特点：

- 支持 2 个模拟输入通道
- 支持 AES/SPDIF 数字接口
- THD + N <-110 dB
- 在支持 24 bits 两声道的情况下拥有 > 1 MHz 的带宽
- 支持 1.2M 点数的 FFT
- 强大的自动化测试功能
- 支持各种数字 I/O 接口选项

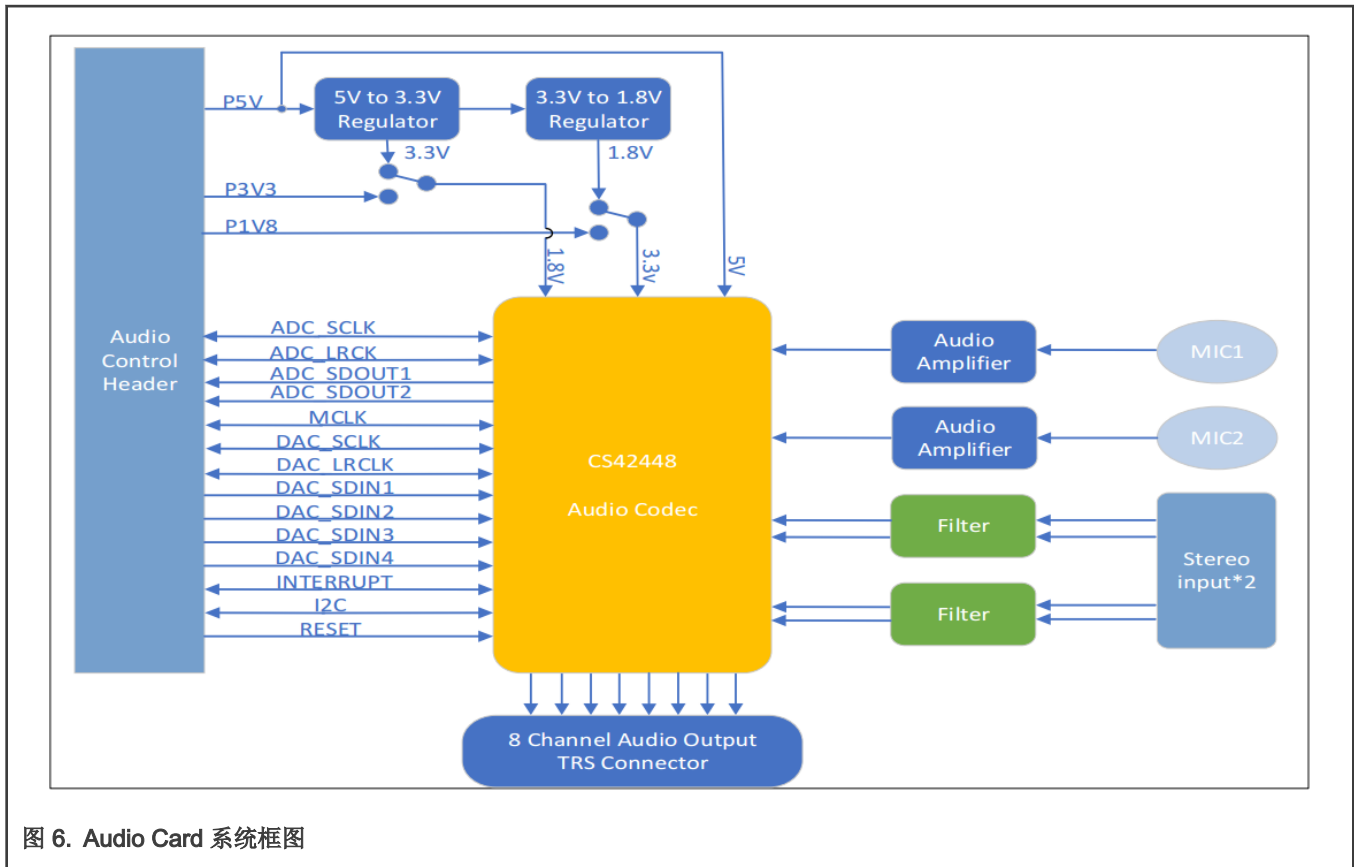


图 6. Audio Card 系统框图

4.1 Audio Card DAC 测试

首先，测试经过 Audio Card 的 DAC 处理过后的音频质量，即音频数字信号转换为模拟信号的质量分析。具体步骤如下：

1. APx525 的数字串行接口 (MCLK , LRCLK , BCLK , TXDATA0 , TXDATA1) 连接到 CS42448 Audio Card 的 SAI 接口 (MCLK , DAC_LRCLK , DAC_SCLK , DAC_SDIN1 , DAC_SDIN2) 。
2. CS42448 Audio Card 的 LINE1&LINE2 OUT1 连接到 APx525 的模拟输入口 1 (ANALOG INPUT 1) ， LINE1&LINE2 OUT1 连接到 APx525 的模拟输入口 2 (ANALOG INPUT 2) 。
3. CS42448 Codec 配置为采样频率 48KHz ， 24bits 采样深度 ， Classic I2S Mode。
4. APx525 的输入输出配置如图 7 所示：

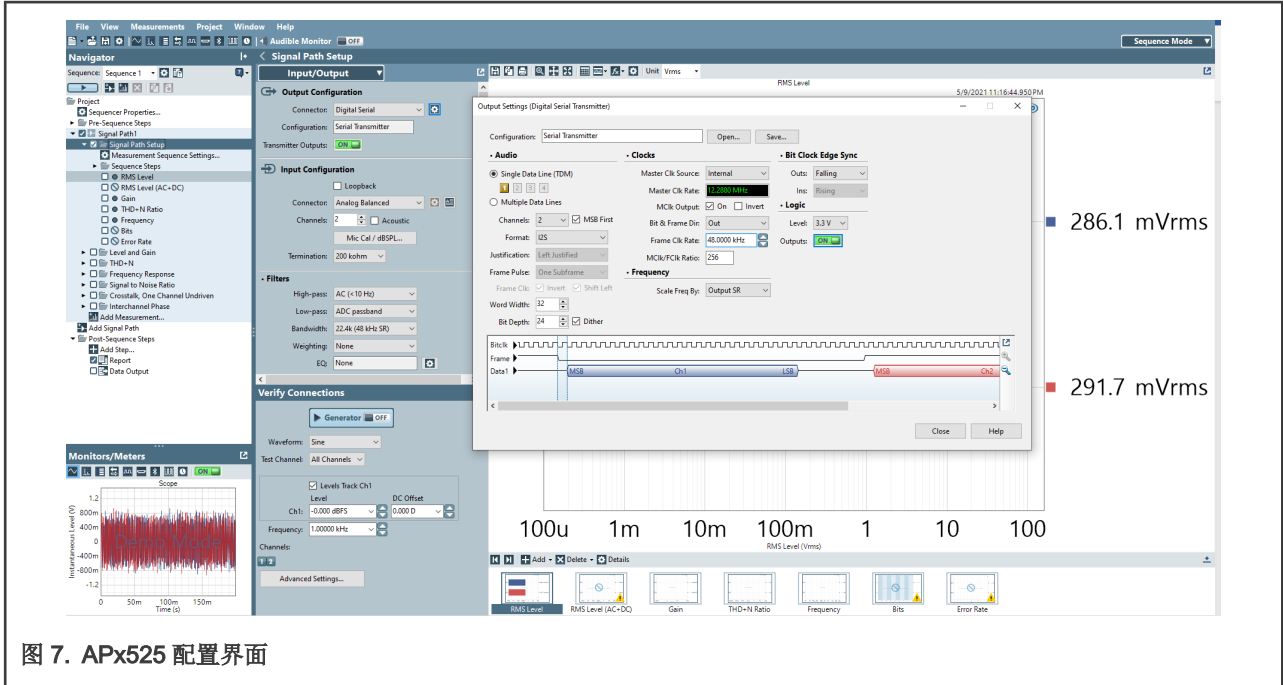


图 7. APx525 配置界面

5. 在 APx525 软件操纵界面中勾选音频测试 6 大项并配置，自动生成测试报告，测试报告详情参考附件。

连接示意图如图 8 和图 9 所示：

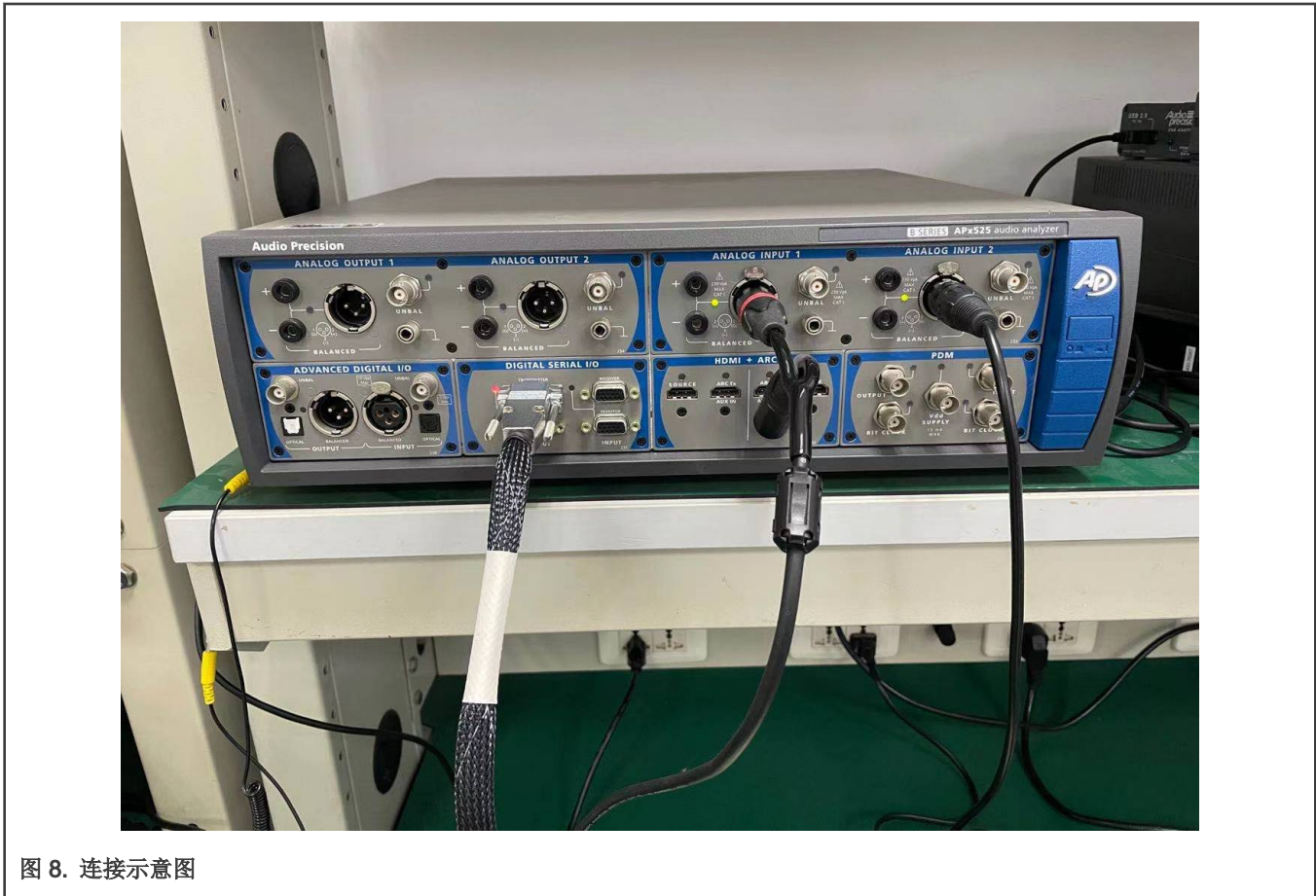


图 8. 连接示意图

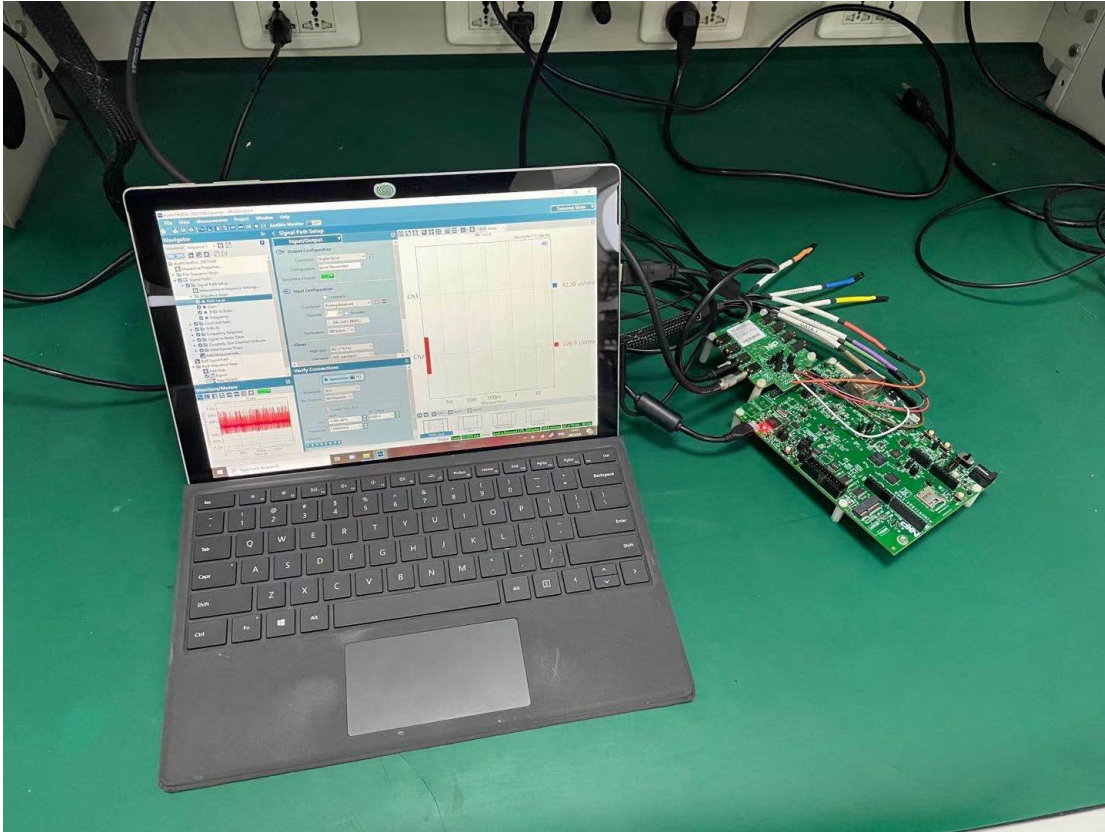


图 9. 连接示意图

4.2 Audio Card ADC 测试

测试经过 Audio Card 的 ADC 处理过后的音频质量，即音频模拟信号转换为数字信号的质量分析。具体步骤如下：

1. APx525 的模拟输出口 1 (ANALOG OUTPUT 1) 和模拟输出口 2 (ANALOG OUTPUT 2) 连接到 CS42448 Audio Card 的 Stereo INPUT1 和 Stereo INPUT2。
2. CS42448 Audio Card 的 SAI 接口 (MCLK, ADC_LRCLK, ADC_SCLK, ADC_SDOUT1, ADC_SDOUT2) 连接到 APx525 的数字串行接口 (MCLK, LRCLK, BCLK, TXDATA0, TXDATA1)。
3. CS42448 Codec 配置为采样频率 48KHz, 24bits 采样深度, Classic I2S Mode。
4. APx525 的输入输出配置如图 10 所示：

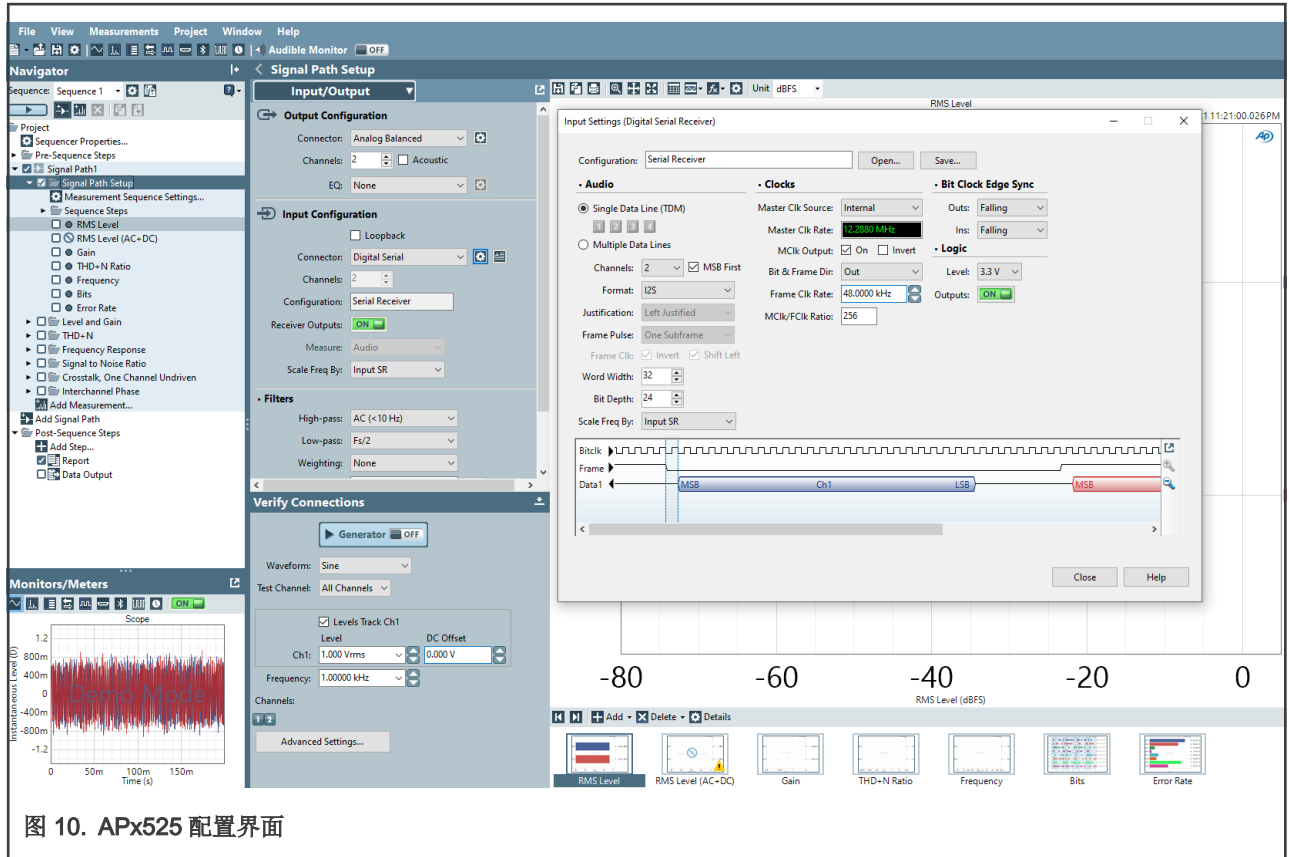


图 10. APx525 配置界面

5. 在 APx525 软件操纵界面中勾选音频测试 6 大项并配置，自动生成测试报告，测试报告详情参考附件。

连接示意图如图 11 所示：



图 11. 连接示意图

5 总结

1. 本应用笔记介绍了如何基于 RT1060 EVKB 板子和 Audio Card 实现 Flac7.1 的解码，并利用 CS42448 Audio Card，通过 SAI-1 接口以 TDM 模式实现 8 个通道的音频播放。
2. 本应用笔记介绍了如何使用 APx525 针对 CS42448 Audio Card 做音频质量分析。

6 参考

1. *i.MX RT1060 Processor Reference Manual* (document [IMXRT1060RM](#))
2. AUD-EXP-42448 Schematic(Rev B)
3. MIMXRT1060-EVKB Schematic(Rev B)
4. CS42448 Data Sheet
5. AUDIO PRECISION-APX525-Datasheet

7 修订记录

版本号	日期	说明
0	2021 年 6 月 10 日	初次发布

How To Reach Us

Home Page:

nxp.com

Web Support:

nxp.com/support

Limited warranty and liability — Information in this document is provided solely to enable system and software implementers to use NXP products. There are no express or implied copyright licenses granted hereunder to design or fabricate any integrated circuits based on the information in this document. NXP reserves the right to make changes without further notice to any products herein.

NXP makes no warranty, representation, or guarantee regarding the suitability of its products for any particular purpose, nor does NXP assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation consequential or incidental damages. “Typical” parameters that may be provided in NXP data sheets and/or specifications can and do vary in different applications, and actual performance may vary over time. All operating parameters, including “typicals,” must be validated for each customer application by customer’s technical experts. NXP does not convey any license under its patent rights nor the rights of others. NXP sells products pursuant to standard terms and conditions of sale, which can be found at the following address: nxp.com/SalesTermsandConditions.

Right to make changes - NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Security — Customer understands that all NXP products may be subject to unidentified or documented vulnerabilities. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer’s applications and products. Customer’s responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer’s applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately. Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP. NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP, the NXP logo, NXP SECURE CONNECTIONS FOR A SMARTER WORLD, COOLFLUX, EMBRACE, GREENCHIP, HITAG, ICODE, JCOP, LIFE, VIBES, MIFARE, MIFARE CLASSIC, MIFARE DESFire, MIFARE PLUS, MIFARE FLEX, MANTIS, MIFARE ULTRALIGHT, MIFARE4MOBILE, MIGLO, NTAG, ROADLINK, SMARTLX, SMARTMX, STARPLUG, TOPFET, TRENCHMOS, UCODE, Freescale, the Freescale logo, Altivec, CodeWarrior, ColdFire, ColdFire+, the Energy Efficient Solutions logo, Kinetis, Layerscape, MagniV, mobileGT, PEG, PowerQUICC, Processor Expert, QorIQ, QorIQ Qonverge, SafeAssure, the SafeAssure logo, StarCore, Symphony, VortiQa, Vybrid, Airfast, BeeKit, BeeStack, CoreNet, Flexis, MXC, Platform in a Package, QUICC Engine, Tower, TurboLink, EdgeScale, EdgeLock, eIQ, and Immersive3D are trademarks of NXP B.V. All other product or service names are the property of their respective owners. AMBA, Arm, Arm7, Arm7TDMI, Arm9, Arm11, Artisan, big.LITTLE, Cordio, CoreLink, CoreSight, Cortex, DesignStart, DynamIQ, Jazelle, Keil, Mali, Mbed, Mbed Enabled, NEON, POP, RealView, SecurCore, Socrates, Thumb, TrustZone, ULINK, ULINK2, ULINK-ME, ULINK-PLUS, ULINKpro, µVision, Versatile are trademarks or registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved. Oracle and Java are registered trademarks of Oracle and/or its affiliates. The Power Architecture and Power.org word marks and the Power and Power.org logos and related marks are trademarks and service marks licensed by Power.org. M, M Mobileye and other Mobileye trademarks or logos appearing herein are trademarks of Mobileye Vision Technologies Ltd. in the United States, the EU and/or other jurisdictions.

© NXP B.V. 2021.

All rights reserved.

For more information, please visit: <http://www.nxp.com>

For sales office addresses, please send an email to: salesaddresses@nxp.com

Date of release: 2021 年 6 月 10 日

Document Identifier: AN13291

