低功率PowerQUICC® II Pro处理器，带DDR2、TDM、 PCI、安全功能、USB和QUICC Engine®

MPC8321

Last Updated: Apr 9, 2022

MPC8321 PowerQUICC® II Pro是高性价比的MPC8323E系列网络通信处理器的一员， 它能满足小型办公室/家庭办公室（SOHO）、宽带接入、路由器和工业控制等多种应用的需求。与目前的PowerQUICC处理器相比，它能提供更好的CPU性能、额外的功能和更快速的接口， 并可满足上市时间、价格、功耗和板上空间等重要要求。

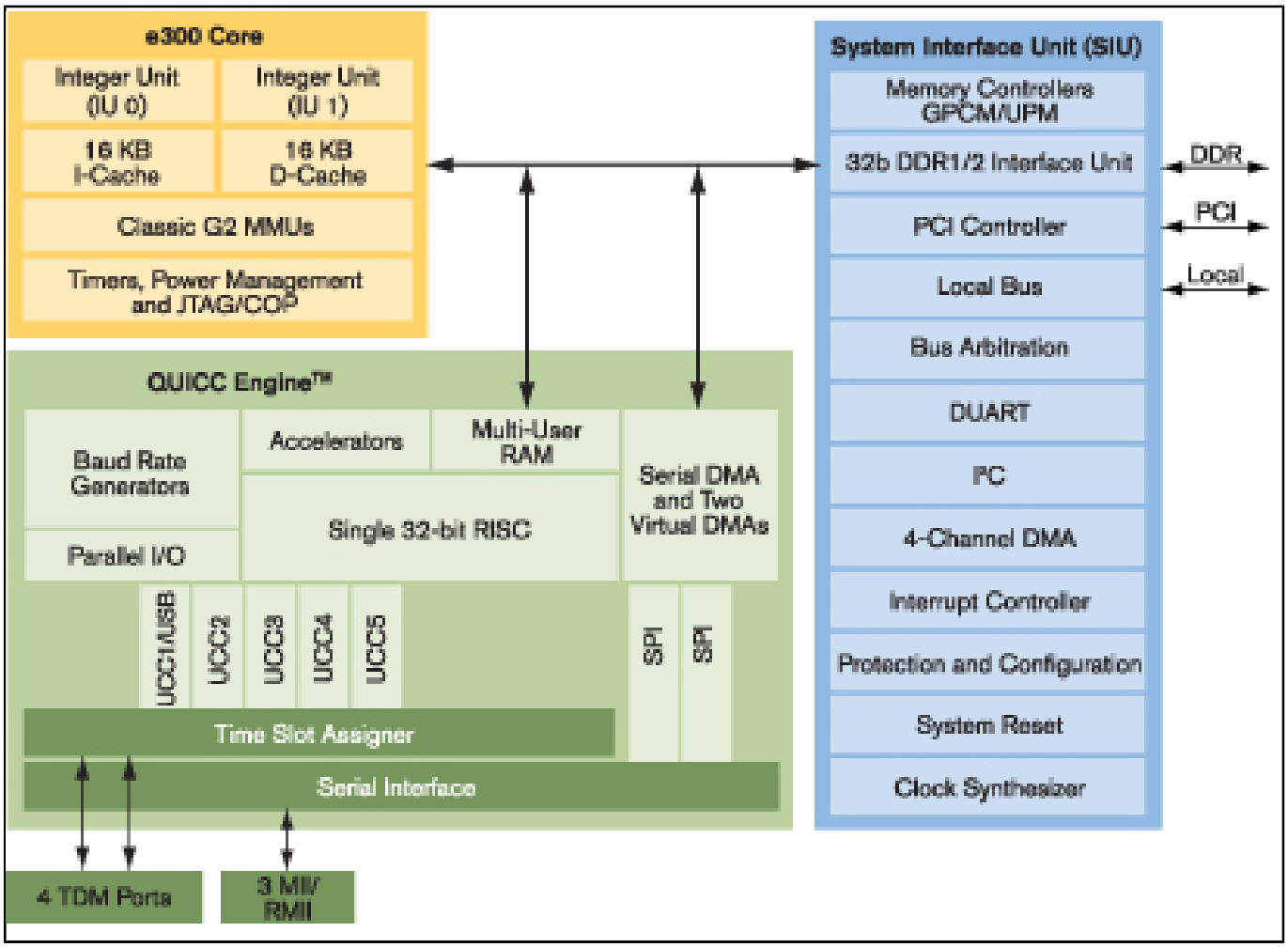
内核复合体 MPC8321包含一个配置独特的e300c2（基于MPC603e)内核。这一版本的e300内核没有浮点运算单元(FPU)，它包括双整数单元和一个修改过的乘法指令。这些结构方面的增强特性允许并行执行更有效的操作，从而显著提高了性能。该内核还包括一个16 KB的L1指令、数据缓存和片上存储器管理单元(MMU)。MPC8321 还包括一个32位PCI控制器、4个DMA 通道、一个灵活的本地总线和一个32位DDR-1/DDR-2 SDRAM存储控制器。

QUICC Engine®技术全新单RISC版本的QUICC Engine 通信引擎构成了MPC8321的网络能力核心。QUICC Engine模块包含几个外设控制器和一个32位单RISC控制器。独特的微代码包支持网络地址端口转换（NAT)、防火墙、 IPsec和高级服务质量（QoS)。协议支持由该器件的主要动力组件—统一通信控制器(UCC)提供。5个UCC，每一个都可以支持一系列通信协议：

- 3个10/100 Mbps以太网
- 高级数据链路控制(HDLC)
- 4个时分复用(TDM)
- 二进制同步通信协议(BISYNC)
- UCC也可支持USB 2.0（全速/低速）。

系统接口单元MPC8321系列包括一个32位双倍数据传输速率 (DDR)-1/DDR/2 存储控制器、一个32位外设组件互联(PCI) 控制器、一个16位本地总线和4个直接存储器存取(DMA)通道。

MPC8321 Block Diagram Block Diagram



View additional information for 低功率PowerQUICC® II Pro处理器，带DDR2、TDM、 PCI、安全功能、USB和QUICC Engine®.

Note: The information on this document is subject to change without notice.

www.nxp.com
NXP and the NXP logo are trademarks of NXP B.V. All other product or service names are the property of their respective owners. The related technology may be protected by any or all of patents, copyrights, designs and trade secrets. All rights reserved. © 2024 NXP B.V.