

AN14185

MCXNx4x/Nx3x上的DCDC转换器的使用

第1版 — 2024年1月20日

应用笔记

文档信息

信息	内容
关键词	MCXNx4x/Nx3x、AN14185、DCDC
摘要	本应用笔记旨在提供一个对片上DCDC模块的更好的解读。



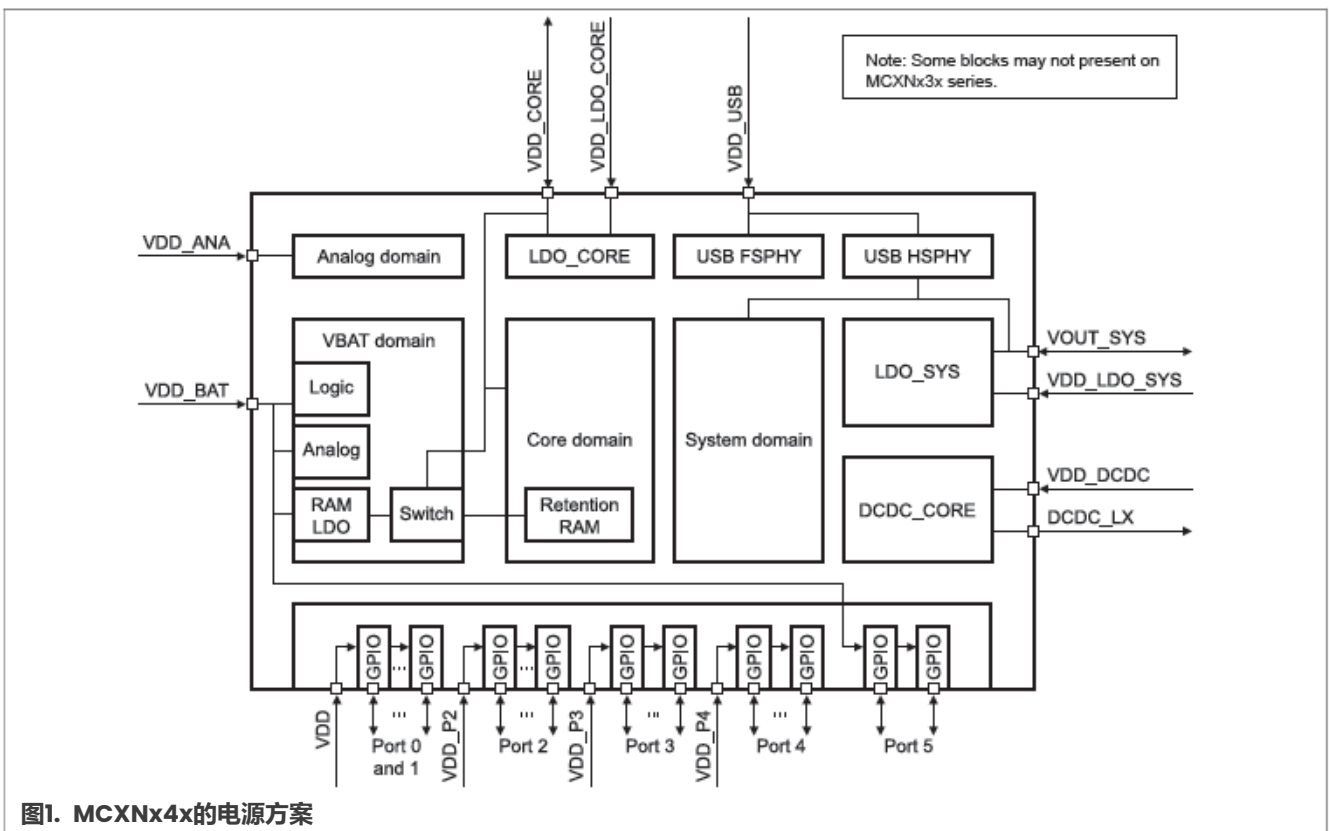
1 MCXNx4x/Nx3x的DCDC模块的概述

MCXNx4x/Nx3x系列MCU内置了一个片上DC-DC转换器，能够为MCU的数字内核域供电。此DC-DC转换器是可配置的，且能与多个片上外设进行交互。

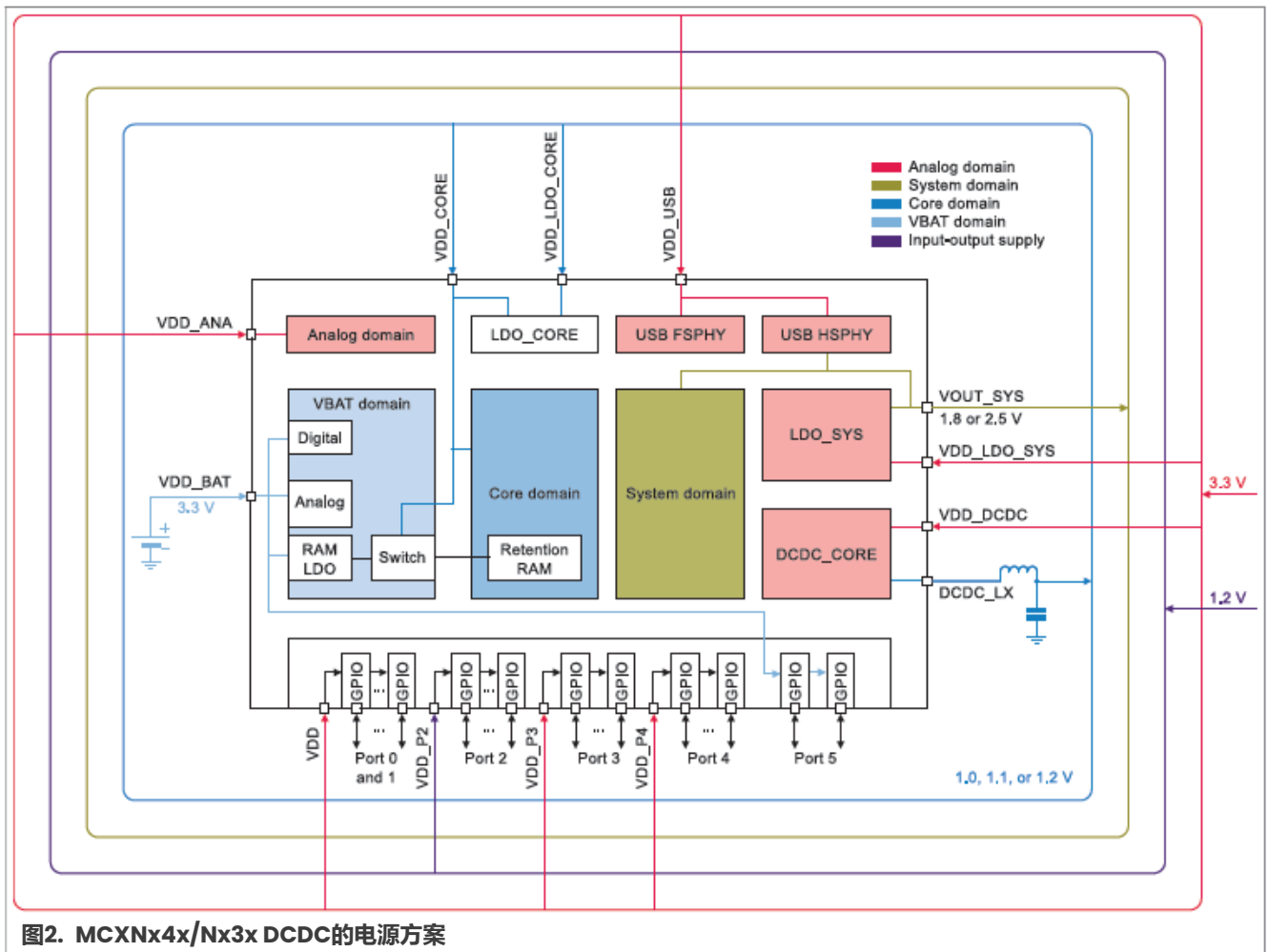
本应用笔记旨在提供一个对片上DCDC模块的更好的解读。它提供了一份全面的指南，介绍了如何控制基本和高级参数，以及如何配置DCDC模块，从而与其他外设高效协作。

1.1 电源方案

图1所示为MCXNx4x的电源方案。



MCXNx4x/Nx3x有多个电源域，而内核DCDC模块（DCDC_CORE）可以用来为内核域供电以提供一个高效的电源。此外，内核域也可以通过内核LDO模块（LDO_CORE）供电，这样就无需外部电感了。



在一种典型的配置中，使用内核DCDC模块作为内核域电源，VDD_DCDC的输入连接到系统电源，DCDC_LX和VDD_CORE引脚之间连接一个功率电感，并在功率电感的输出端放置一个滤波电容。在这种配置中，LDO稳压器的输出直接连接到其输入，因此稳压器被旁路，系统通过来自DCDC转换器的VDD_CORE输入来供电。

1.2 片上DCDC模块概述

片上DCDC模块是一个同步整流、突发模式的DCDC转换器，可提供高达100毫安（近似值）的负载电流。DCDC控制器使用一个基于输出电压和电流反馈的PWM信号驱动一对互补的MOSFET。此反馈回路可确保不同负载下的稳定输出。

此DCDC模块具有多种操作参数，包括：

- 输出电压
- 开关频率
- 省电模式（驱动强度）

这些参数可以根据需要进行调整，以在不同的负载条件下实现最高的效率。这个DCDC模块还提供了一些辅助信号输出，来显示模块的内部工作状态。这些信号可用于将此模块与多个模拟/数字外设同步，例如ADC和CTIMER。

1.3 SPC模块概述

系统电源控制 (SPC) 外设会控制和监视片上稳压器和电源模式的运行。一般来说, MCXNx4x/Nx3x的工作模式可分为以下两种:

- 活动模式
- 低功耗模式 (深度睡眠, 掉电)

在活动模式下, SoC正常运行, 所有外设均是可用的。有多种低功耗模式可供选择, 即通过在空闲时关闭不同的电源域来实现不同的功耗要求。

注: 睡眠模式下的稳压器配置与工作模式的稳压器配置相同, 而在深度掉电模式下, 内核域的稳压器是关闭的。

稳压器是根据电源模式对其进行控制的。活动模式和所有低功耗模式的两组配置寄存器如下:

- SPC.ACTIVE_CFG用于活动模式的稳压器设置
- SPC.LP_CFG用于低功耗模式的稳压器设置

SPC.LP_CFG中的设置只在SoC进入某种低功耗模式时才会生效, 而对SPC.ACTIVE_CFG中设置的更新会立即生效。

2 控制DCDC参数

本节介绍了如何控制DCDC模块的工作参数。

2.1 输出电压

本节介绍了输出电压参数以及如何通过SPC调整该参数。

2.1.1 介绍

MCXNx4x/Nx3x系列中的核心DCDC输出电压可从以下四个选项中选择:

- 0.7伏 (保持电压, 仅在低功耗模式下可用)
- 1.0伏 (中等电压)
- 1.1伏 (正常电压)
- 1.2伏 (过驱动电压)

DCDC模块的输出电压必须根据工作频率进行调整。一般来说, 工作频率越高, 需要的供电电压也越高, 反之亦然。在低功耗模式下, 当内核域被时钟门控 (clock-gated) 并处于状态保持模式时, 工作电压可以进一步降低到保持电压, 以降低泄漏电流, 同时保持内核域的状态和数据。

注: 有关频率和电压要求的详细信息, 请参阅具体器件的数据手册。

2.1.2 通过SPC调整输出电压

要调整DCDC的输出电压, 请将SPC.ACTIVE_CFG[DCDC_VDD_LVL]或SPC[LP_CFG.DCDC_VDD_LVL]设置为以下值之一:

- 2'b00 - 0.7伏静态保持电压, 仅在LP_CFG寄存器中可用
- 2'b01 - 1.0伏
- 2'b10 - 1.1伏
- 2'b11 - 1.2伏

注：必须轮询SPC.SC.BUSY标志才能完成电压转换。

注：即使LDO被旁路，CORELDO_VDD_LVL字段也必须设置为与DCDC_VDD_LVL字段相同的电平。

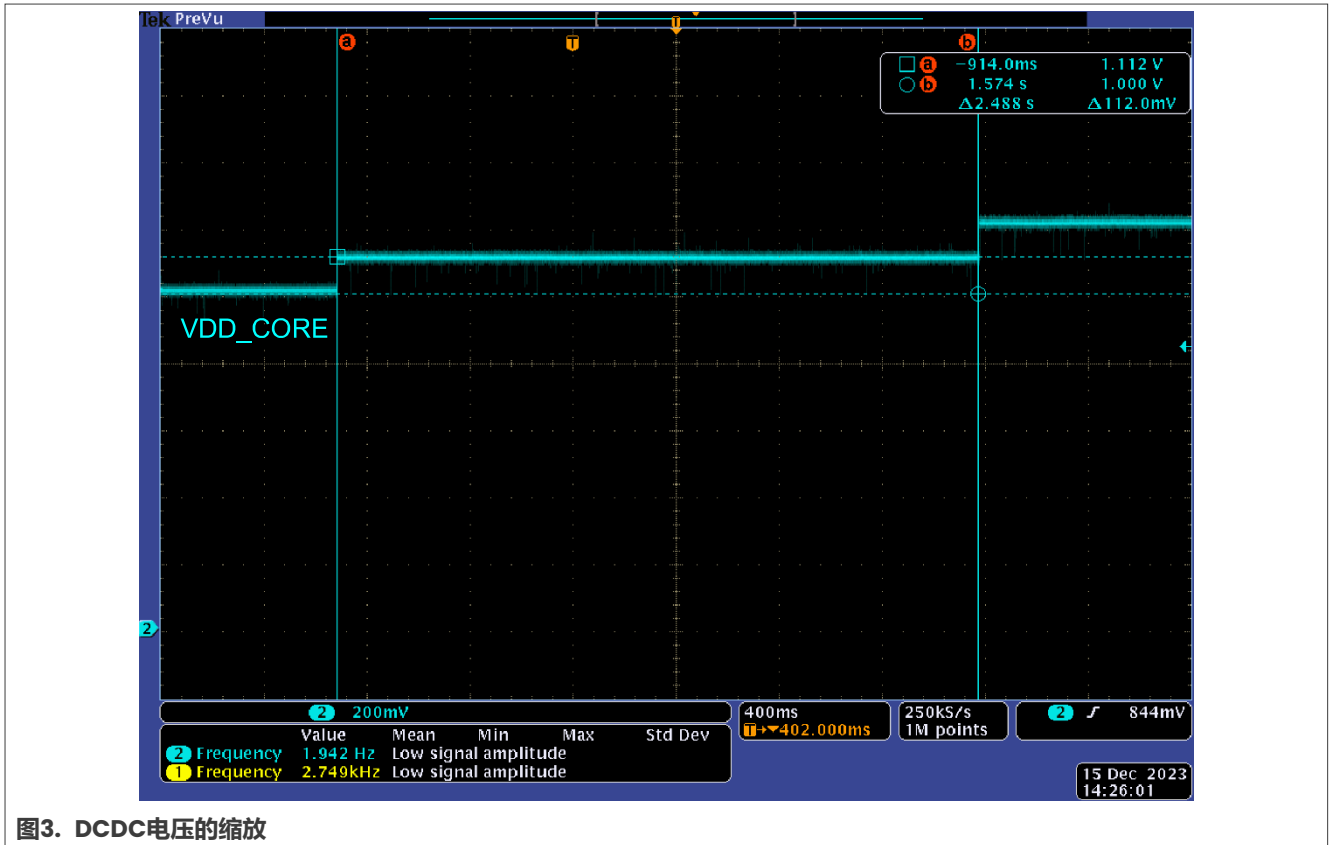


图3. DCDC电压的缩放

在新的输出电压趋于稳定之前需要一段上升时间。

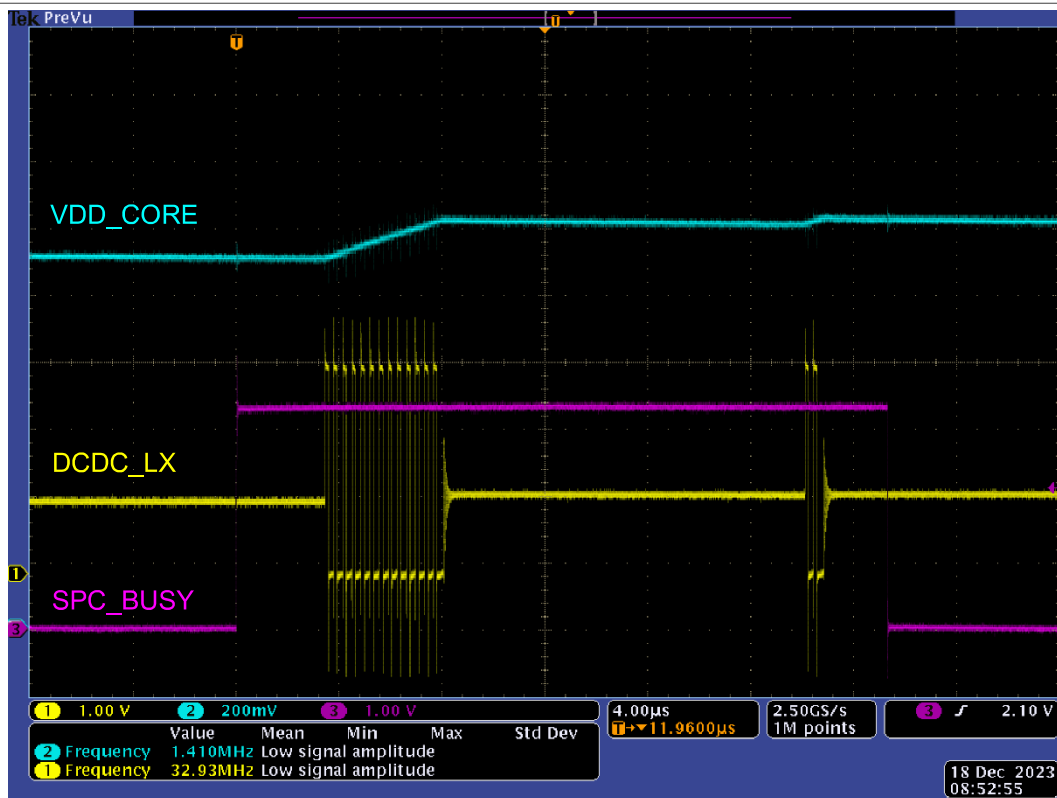


图4. 活动模式下的输出电压上升图

2.2 驱动强度

本节介绍了驱动强度参数以及如何通过SPC调整该参数。

2.2.1 介绍

片上DCDC具有多种低功耗功能，驱动强度是其节能特性之一。在大多数情况下，当SoC处于活动模式时，DCDC会使用正常的驱动强度，但当负载减轻或SoC进入低功耗模式时，效率会降低。将DCDC转换器配置为低驱动强度模式，就可以通过限制电感电流来提高轻载（light-load）效率。MCXNx4x/Nx3x系列支持以下驱动强度模式：

- 正常驱动强度
- 低驱动强度
- 脉冲刷新模式（仅在低功耗模式下可用）

2.2.2 脉冲刷新模式

在某些低功耗模式下，脉冲刷新模式可以在由定时器控制的特定时间内关闭DCDC模块，以实现更高的效率。这种方法可以显著降低静态电流。

在脉冲刷新模式下，SPC外设使用来自RTC模块的低速时钟源（LP_OSC时钟）来驱动一个内部自动重载（self-reloading）计数器。当计数器过期后，DCDC会自动开启，允许产生一次突发。这种突发可以对VDD_CORE的大容量电容进行充电，以达到目标电压电平。突发结束后，DCDC会断电并使其输出悬空，以避免漏电流，并等待SPC发出下一个刷新请求。

2.2.3 通过SPC调整驱动强度

DCDC模块的驱动强度可以通过更改SPC.ACTIVE_CFG和SPC.LP_CFG寄存器中的DCDC_VDD_DS字段的值来进行调整，该字段的值可更改为以下值之一：

- 2'b00：脉冲刷新模式（仅在低功耗模式下可用）
- 2'b01：低驱动强度
- 2'b10：正常驱动强度

注：仅当在以正常驱动强度模式运行时，DCDC才需要启用SPC内部带隙。因此，在将DCDC配置为低驱动强度模式后，可以将SPC内部带隙禁用以降低静态电流，并且在驱动强度再次恢复正常之前必须将其重新启用。通过将BGMODE字段修改为以下值之一，可以在相同的寄存器SPC.ACTIVE_CFG和SPC.LP_CFG中配置带隙：

- 2'b00：禁用带隙
- 2'b01：启用带隙；禁用缓冲
- 2'b10：启用带隙；启用缓冲

当启用带隙后就可以选择DCDC正常驱动强度，无论缓冲是开启还是关闭的状态（2'b01或2'b10均可用）。

注：必须轮询SPC.SC.BUSY标志才能完成驱动强度转换。

注：在输出电压保持不变或高于当前配置的电压时，从正常驱动强度切换到低驱动强度时会存在一定限制。在切换驱动强度之前，必须先提高输出电压的电平，然后将电压和驱动强度同时切换到所需值。

注：当DCDC驱动强度从低强度切换到正常强度时，电压电平必须与切换到低驱动强度之前的电压电平保持相同。否则，可能会发生意外的低电压检测（LVD）事件。

2.2.4 在SoC低功耗模式下使用脉冲刷新

由于脉冲刷新模式仅在某些低功耗模式下可用（深度掉电模式除外），因此只有SPC.LP_CFG寄存器有相应的设置。要使用脉冲刷新模式，SoC必须处于以下低功耗模式之一：

- 深度睡眠模式
- 掉电模式

在进入这些低功耗模式之前，必须从VBAT模块中配置并运行为SPC模块提供定时信号的低功耗时钟源。

为SPC提供定时信号的时钟源来自RTC_LP_OSC时钟，可以从以下任一选项中选择：

- OSC_32K（外部32.768 kHz晶振）
- FRO_16K（内部16.384 kHz FRO振荡器）

在时钟源配置就绪并开始运行后，必须通过VBAT.OSCCLKE或VBAT.FROCLKE寄存器启用VDD_BAT域时钟，RTC_CTRL寄存器必须通过被选定为LP_OSC时钟的相应时钟源来进行更新。

SPC刷新计数器重载值（reload value）控制两次DCDC刷新突发之间的低功耗时钟周期数。间隔时间越长，停机时间越长，平均静态电流便越小；但是这会在下一次突发到来补充内核电压之前，造成更大幅度的电压降。

如果内核电压在DCDC OFF周期内下降到限值以下（低于低功耗模式下的保持电压），SoC就可能无法正常工作。同样，如果间隔时间设置得太短，则在SPC再次断电之前，DCDC可能没有足够的时间来完成一个完整的突发周期。因此，在进入脉冲刷新模式之前，将适当的 (N) 值写入到SPC.DCDC_BURST_CFG[PULSE_REFRESH_CNT] 字段中是至关重要的。突发间隔时间可以使用以下公式计算：

$$t_{cycle} = \frac{1}{f_{ref}} \times (N + 2)$$

注：DCDC 模块会对突发周期进行调节，确保其不超出设定的电压电平，因此，即使刷新间隔很短，也不会出现过压的情况。

图5所示为一个导致DCDC OFF周期约为8毫秒的示例。



图5. 深度睡眠模式下的DCDC脉冲刷新

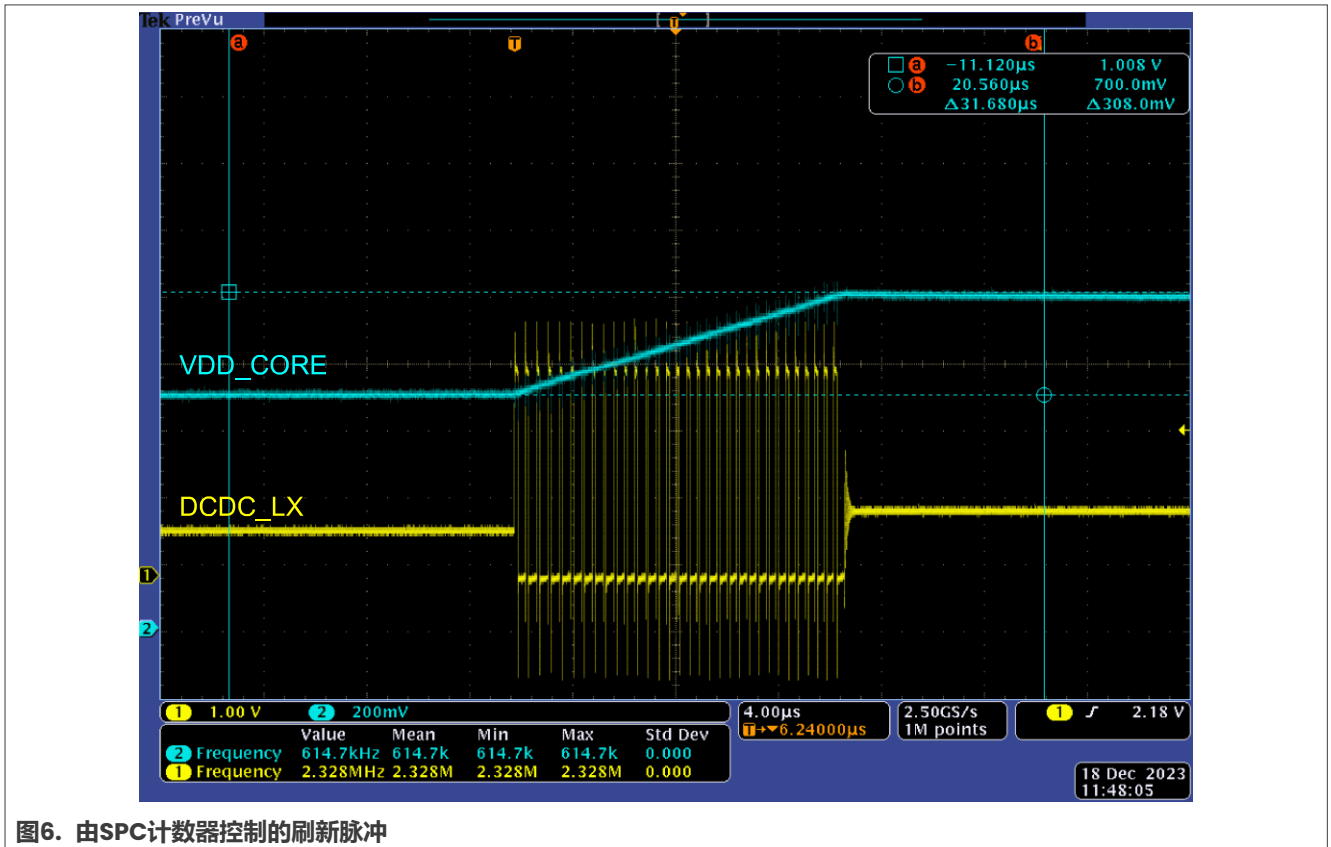


图6. 由SPC计数器控制的刷新脉冲

在图6所示的一个单刷新模式的突发中，DCDC由SPC计数器事件启用。

2.3 开关频率（频率稳定）

本节介绍了开关频率的参数以及如何通过SPC调整该参数。

2.3.1 介绍

片上DCDC模块工作在突发模式下，这意味着一个突发周期的长度和两次突发之间的时间间隔会因内核域的负载状况而变化。在单个突发内，如果用户需要，可以将开关频率调整为一个固定值。频率由DCDC本身控制，或使用“频率稳定”模式控制。然而，如果使用后者，可能会限制瞬态响应。

如果需要避免特定的开关频率或其谐波频率，或者在布局空间的限制下需要非默认的电感和电容值，则频率控制可能会有所帮助。

较高的开关频率可以使用较小的电感和输出电容，但需要在开关损耗和瞬态响应之间进行权衡。通常，较高的开关频率会增加集成MOSFET的开关损耗，但可以改善负载的瞬态响应。因此，应根据具体应用和PCB布局选择合适的电感和开关频率，以实现高效率和高性能。

2.3.2 通过SPC控制突发频率

突发频率通常由DCDC模块自动控制。要启用开关频率的手动控制，请将适当的值写入到 `SPC.DCDC_CFG[FREQ_CNTRL]`，然后从 `SPC.DCDC_CFG[FREQ_CTRL_ON]` 中启用频率稳定模式。根据SoC规范，典型的开关频率可在3 MHz到8 MHz之间选择。

注：必须轮询SPC.SC.BUSY标志以完成开关频率的更改。

3 将DCDC与其他外设同步

本节介绍了如何将DCDC与其他外设同步。

3.1 DCDC BURST_ACTIVE状态输出

本节介绍了DCDC BURST_ACTIVE输出信号以及如何使用CTIMER测量该信号。

3.1.1 介绍

DCDC模块会向SPC输出各种信号，其中之一是BURST_ACTIVE信号，它指示了是否存在由DCDC模块执行的正在进行的突发。该信号通过INPUTMUX路由到CTIMER捕获输入信号（capture inputs），因此可以测量出突发的脉冲宽度和占空比。用户代码还可以选择使用CTIMER捕获中断，与DCDC突发启动或停止事件保持同步。

3.1.2 使用CTIMER测量DCDC突发

MCXNx4x/Nx3x系列MCU包含多个通用计数器/定时器模块（CTIMER），每个CTIMER实体有四路捕获输入。由于DCDC突发信号以相对较高的频率运行，因此CTIMER实体必须也以较高的频率（一般为150 MHz）进行计数以确保最佳精度。

为了测量内部BURST_ACTIVE信号的周期时间和占空比，需要该信号的上升沿和下降沿都来触发CTIMER捕获事件。因此，在这种情况下，必须通过INPUTMUX来设置两路捕获输入。

- DCDC_BURST_ACTIVE到CTIMER的捕获0
- DCDC_BURST_ACTIVE到CTIMER的捕获1

对以下INPUTMUX寄存器进行编程。

- `INPUTMUX.CTIMERnCAP0[INP] = 7'b10110`

将CTIMER输入时钟配置为其最大输入时钟（150 MHz）。之后，为上升沿和下降沿设置两路输入捕获通道。由于中断处理需要占用大量的CPU时间，因此请将两个通道的捕获中断禁用。

注：将CTIMER.CTCR[SELCC]设置为4'b0001，以在BURST_ACTIVE信号的新下降沿（捕获通道0）上清除计数器，然后通过将CTIMER.CTCR[ENCC]设置为1，来启用计数器的清零功能。

注：捕获事件中断可用于将软件操作与DCDC突发操作的启动或停止事件同步，同时可在SR中禁用计数器以避免重复中断。

图7所示为测量的过程。

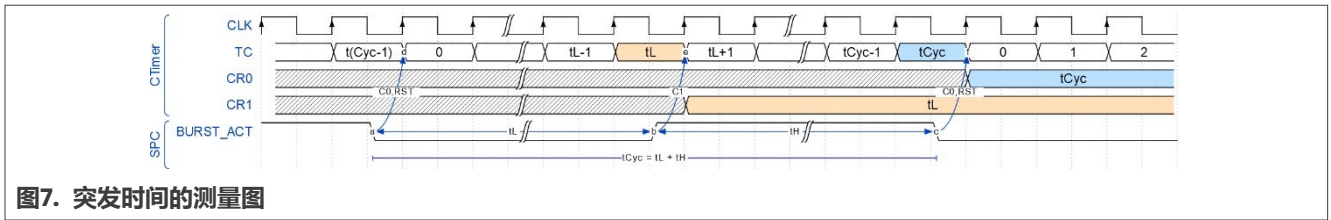


图7. 突发时间的测量图

当计数器启动后，它会在BURST_ACTIVE信号的下降沿复位。这表示DCDC模块已经开始了新的周期，且重置前的计数器值会被捕获到CR0寄存器中。当突发开始时，BURST_ACTIVE的上升沿会被捕获到CR1寄存器中，CR1值表示当前突发周期的低电平时间（low time）。然后，在下一个突发周期开始时，CR0会更新，CR0寄存器的读数就是当前DCDC周期的总周期时间。

上述序列会定期自动发生，且CR0/CR1的值始终是一个连续突发周期的周期时间和低电平时间，而不受捕获顺序的影响。

突发周期的低电平（空闲）时间(t_L)可以使用以下公式计算：

$$t_L = \frac{1}{f_{timer}} \times N_{CR1}$$

同样，突发周期的完整周期(t_{cyc})可以使用以下公式计算：

$$t_{cyc} = \frac{1}{f_{timer}} \times N_{CR0}$$

这样，最终估算的DCDC负载百分比（占空比）可以使用以下公式计算：

$$P_{act} = \frac{t_{cyc} - t_L}{t_{cyc}} \times 100\%$$

3.2 ADC的“静默”期采样

本节介绍了静默期（quiet period）及ADC的静默期采样。

3.2.1 介绍

当使用DCDC作为内核电源时，可能会向系统中引入额外的开关噪声。这些开关噪声可能会耦合到模拟电源轨或电压参考源，从而会影响SoC的模拟性能。

SPC具有一种机制，能够允许在敏感的模拟采样之前手动创建一个“静默”期，方法是该周期的开始时间与内部ADC采样触发器同步。ADC在无噪声的“静默期”完成采样，可以减少开关噪声的影响。

3.2.2 从SPC中请求一个突发

为了最大限度地延长DCDC的“静默”期时间，软件可以向DCDC请求一个额外的突发。一旦这个额外的突发完成后且一个完整的“静默”期开始时，就会触发DCDC同步输出，从而尽可能地提供最长的ADC采样时间。

要手动请求突发，必须通过向该位写入1来清除SPC.DCDC_BURST_CFG[BURST_ACK]标志，然后软件可以通过设置SPC.DCDC_BURST_CFG[BURST_REQ]位来请求突发。当突发完成后，BURST_ACK标志会被置位。

注：SPC.DCDC_BURST_CFG[BURST_REQ]标志是只能写入的。

4 关于本文中源代码的说明

本文中所示的示例代码具有以下版权和BSD-3-Clause许可：

2024年恩智浦版权所有；在满足以下条件的情况下，可以源代码和二进制文件的形式重新分发和使用本源代码（无论是否经过修改）：

- 重新分发源代码必须保留上述版权声明、这些条件和以下免责声明。
- 以二进制文件形式重新分发时，必须在文档和/或随分发提供的其他材料中复制上述版权声明、这些条件和以下免责声明。
- 未经事先书面许可，不得使用版权所有者的姓名或参与者的姓名为本软件的衍生产品进行背书或推广。

本软件由版权所有者和参与者“按原样”提供，不承担任何明示或暗示的担保责任，包括但不限于对适销性和特定用途适用性的暗示保证。在任何情况下，无论因何种原因或根据何种法律条例，版权所有或参与者均不对因使用本软件而导致的任何直接、间接、偶然、特殊、惩戒性或后果性损害（包括但不限于采购替代商品或服务；使用损失、数据损失或利润损失或业务中断）承担责任，无论是因合同、严格责任还是侵权行为（包括疏忽或其他原因）造成的，即使事先被告知有此类损害的可能性也不例外。

5 修订历史

[表1](#)总结了本文档的修订情况。

表1. 修订历史

文档编号	发布日期	说明
AN14185 v.1	2024年1月20日	初版发布

Legal information

Definitions

Draft — A draft status on a document indicates that the content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included in a draft version of a document and shall have no liability for the consequences of use of such information.

Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the Terms and conditions of commercial sale of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at <https://www.nxp.com.cn/profile/terms>, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Suitability for use in non-automotive qualified products — Unless this document expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

Translations — A non-English (translated) version of a document, including the legal information in that document, is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

Security — Customer understands that all NXP products may be subject to unidentified vulnerabilities or may support established security standards or specifications with known limitations. Customer is responsible for the design and operation of its applications and products throughout their lifecycles to reduce the effect of these vulnerabilities on customer's applications and products. Customer's responsibility also extends to other open and/or proprietary technologies supported by NXP products for use in customer's applications. NXP accepts no liability for any vulnerability. Customer should regularly check security updates from NXP and follow up appropriately.

Customer shall select products with security features that best meet rules, regulations, and standards of the intended application and make the ultimate design decisions regarding its products and is solely responsible for compliance with all legal, regulatory, and security related requirements concerning its products, regardless of any information or support that may be provided by NXP.

NXP has a Product Security Incident Response Team (PSIRT) (reachable at PSIRT@nxp.com) that manages the investigation, reporting, and solution release to security vulnerabilities of NXP products.

NXP B.V. — NXP B.V. is not an operating company and it does not distribute or sell products.

Trademarks

Notice: All referenced brands, product names, service names, and trademarks are the property of their respective owners.

NXP — wordmark and logo are trademarks of NXP B.V.

MCX — is a trademark of NXP B.V.

Microsoft, Azure, and ThreadX — are trademarks of the Microsoft group of companies.

目录

1	MCXNx4x/Nx3x的DCDC模块的概述	2
1.1	电源方案	2
1.2	片上DCDC模块概述	3
1.3	SPC模块概述	4
2	控制DCDC参数	4
2.1	输出电压	4
2.1.1	介绍	4
2.1.2	通过SPC调整输出电压	4
2.2	驱动强度	6
2.2.1	介绍	6
2.2.2	脉冲刷新模式	6
2.2.3	通过SPC调整驱动强度	7
2.2.4	在SoC低功耗模式下使用脉冲刷新	7
2.3	开关频率（频率稳定）	9
2.3.1	介绍	9
2.3.2	通过SPC控制突发频率	9
3	将DCDC与其他外设同步	10
3.1	DCDC BURST_ACTIVE状态输出	10
3.1.1	介绍	10
3.1.2	使用CTIMER测量DCDC突发	10
3.2	ADC的“静默”期采样	11
3.2.1	介绍	11
3.2.2	从SPC中请求一个突发	11
3.2.3	将ADC采样与DCDC同步	12
4	关于本文中源代码的说明	13
5	修订历史	13
	法律声明	14

Please be aware that important notices concerning this document and the product(s) described herein, have been included in section 'Legal information'.

© 2024 NXP B.V.

All rights reserved.

For more information, please visit: <https://www.nxp.com.cn>

Date of release: 20 January 2024
Document identifier: AN14185